

# **Simulation et estimation de performances des systèmes mobiles embarqués multiprocesseurs (MPSoC)**

De nos jours, les systèmes sur puces multiprocesseurs (MultiProcessor System On Chip ou MPSoC) sont devenus une solution incontournable pour l'exécution des applications mobiles et embarquées (MPEG4, Jpeg2000, etc.). L'un des défis majeurs dans la conception des systèmes pour ce type d'applications est la réduction de la phase d'évaluation des différentes alternatives de l'espace de solutions architecturales possibles.

Ce projet s'inscrit dans le cadre du développement de l'environnement Gaspard (Graphical Array Specification for Parallel and Distributed Computing) de l'équipe West du LIFL. GASPARD est dédié à la conception des systèmes sur puce multiprocesseurs.

Dans ce projet de Master, nous nous intéressons à l'utilisation du langage SystemC qui correspond à une plateforme de modélisation composée de bibliothèques de classes C++ et d'un noyau de simulation. De nouveaux concepts ont été introduits dans SystemC afin de supporter la description d'architectures comme la concurrence entre modules et la prise en compte du temps. Ces nouveaux concepts sont implémentés par des classes C++. Dans notre cas, ces classes permettent la modélisation d'un système mobile embarqué à différents niveaux d'abstraction.

La motivation principale de ce travail est la mise en œuvre d'outils permettant d'un côté de réduire le temps de simulation des MPSoC et de l'autre côté d'estimer les performances (temps d'exécution) afin de comparer les différentes solutions architecturales.

Dans l'environnement Gaspard, une attention est accordée à la technique d'accélération par abstraction du niveau de description en utilisant le langage SystemC. En effet, par le biais du niveau transactionnel de SystemC (TLM2), le développement de nouveaux composants de la plateforme embarqué multiprocesseur se fait relativement rapidement. Ainsi, les estimations du temps d'exécution de l'application et de la consommation d'énergie peuvent être facilement obtenues.

Description détaillée du travail :

1. Etape 1 : Prise en main de la plateforme de simulation pour les MPSoC développée au sein de l'équipe DaRT.
2. Etape 2 : Développer un estimateur du temps d'exécution et de la consommation d'énergie pour quelques composants de la plateforme MPSoC.
3. Etape 3: Valider expérimentalement les estimateurs de performances en utilisant un benchmark (tel que les applications multimédia, ou de cryptage/décryptage de données).

Personnes à contacter : Smail Niar, [smail.niar@inria.fr](mailto:smail.niar@inria.fr)